



苏州华芯微电子股份有限公司
SUZHOU HUAXIN MICRO-ELECTRONICS CO., LTD.

www.h-sun.com

苏州华芯微电子股份有限公司



HuaXin Micro-electronics Co., Ltd

HS23P1800 单片机
用户手册



目录

1. 概述.....	1
2. 特征.....	1
3. 管脚信息.....	2
3.1 管脚图.....	2
3.2 管脚说明.....	2
4. 系统框图.....	3
5. 存储器结构.....	4
5.1 程序存储器结构.....	4
5.2 数据存储器结构.....	4
6. 功能描述.....	7
6.1 工作寄存器.....	7
6.1.1 INDF(间接寻址寄存器).....	7
6.1.2 TMR0(定时计数器).....	7
6.1.3 PCL(程序计数器的低字节)和 Stack.....	7
6.1.4 STATUS(状态寄存器).....	10
6.1.5 FSR(间接寻址指针).....	10
6.1.6 PORTA 和 PORTB(端口数据寄存器).....	11
6.1.7 PCON(芯片控制寄存器).....	11
6.1.8 WUCON(PORB 输入状态变化唤醒控制寄存器).....	11
6.1.9 PCHBUF(PC 高位缓冲器).....	11
6.1.10 PDCON(内部下拉控制寄存器).....	12
6.1.11 ODCON(漏极开路控制寄存器).....	12
6.1.12 PHCON(内部上拉控制寄存器).....	12
6.1.13 INTEN(中断屏蔽寄存器).....	13
6.1.14 INTFLAG(中断状态寄存器).....	13
6.1.15 ACC(累加器).....	13
6.1.16 OPTION 寄存器.....	14
6.1.17 IOSTB(I/O 口控制寄存器).....	14
6.1.18 PDCON1(内部下拉控制寄存器).....	15
6.2 TC1 (16 定时/计数器寄存器)	15
6.2.1 概述.....	15
6.2.2 TC1CL.....	15
6.2.3 TC1M.....	16
6.2.4 TC1R.....	16
6.2.5 TC1D0.....	17
6.2.6 TC1D1.....	17
6.2.7 TC1D2.....	17
6.2.8 PWMCON.....	18
6.2.9 TC 时钟频率输出 (蜂鸣器输出)	19
6.2.10 PWM 波形.....	19
6.3 I/O 口.....	20
6.4 Timer0/WDT 和预分频器.....	23
6.4.1 Timer0.....	23



6.4.1.1 内部指令时钟作为时钟源：定时模式.....	23
6.4.1.2 外部时钟源：计数模式.....	23
6.4.2 WDT(看门狗定时器).....	23
6.4.2 预分频器.....	24
6.5 中断.....	25
6.5.1 外部中断.....	25
6.5.2 Timer0 中断.....	25
6.5.3 PORT B 输入改变中断.....	25
6.6 SLEEP(睡眠模式).....	26
6.6.1 睡眠唤醒.....	26
6.7 复位 RESET.....	26
6.7.1 上电延时定时器 PWRT.....	26
6.7.2 振荡器起振定时器 OST.....	27
6.7.3 复位顺序.....	27
6.8 振荡配置.....	30
6.9 CODE 操作寄存器.....	31
注：未使用的位清烧入 0.7. 电气特性.....	32
7.1 绝对最大额定值.....	33
7.2 操作条件.....	33
7.3 直流特性.....	33
8. 封装及尺寸.....	35
8.1 SOP8 封装及尺寸.....	35
8.2 DIP8 封装图及尺寸.....	36
8.3 SOT-6 封装图及尺寸.....	37
9. 修正记录.....	38



HS23P1800

产品说明书

Ver 1.00A

1. 概述

HS23P1800 系列是一款低功耗，高速，高噪声容限和 OTP 程序存储器的 8 位单片机，采用 RISC 指令集，共有 42 条指令，除分支指令为两个周期指令以外其余为单周期指令。这种易用、易记的指令集大大缩短了开发时间。HS23P1800 系列包含了上电复位(Power-on Reset POR)，掉电复位(Brown-out Reset BOR)，上电复位计数器 (Power-up Reset Timer PWRT)，振荡启动计数器(Oscillator Start-up Timer OST)，看门狗定时器(Watchdog Timer)，EPROM/ROM，SRAM，双向三态 I/O 口，(可以设置为上拉/下拉、开漏)，省电睡眠模式，一个带 8 位预置器的 8 位定时/计数器，3 路 PWM 输出，独立中断，睡眠唤醒模式和可靠的代码保护，有两个振荡源可供用户配置选择，包含省电振荡源和低功耗振荡器。HS23P1800 系列可访问 1K×14 的程序存储空间，能直接或间接访问寄存器以及数据存储区，所有的特殊功能寄存器分布在数据存储区同时包含特定的程序指针。

2. 特征

- ◆ 42 条 RISC 指令，除了程序分支指令是两个周期，所有的指令都是单周期
- ◆ 14 位宽指令，8 位宽数据路径，5 级深度硬件堆栈
- ◆ 支持 GOTO 指令全 ROM 跳转、支持全 ROM 子程序调用
- ◆ 1K×14 的程序存储器
- ◆ 65×8 位通用寄存器
- ◆ 运行速度：DC - 20 MHz 的时钟输入；DC - 100 ns 指令周期
- ◆ 直接、间接寻址方式
- ◆ 拥有 2 个 8 位可编程预分频器的 8 位实时时钟/计数器（定时器 0）
- ◆ 最多 3 路 PWM 输出，1 路 BUZ
- ◆ 内部上电复位电路（POR）、内置低电压检测（LVD）用于欠压复位（BOR）
- ◆ 上电复位定时器（PWRT）和振荡器启动定时器（OST）
- ◆ 看门狗定时器（WDT）使用内部晶振可靠性高，由软件使能或禁止
- ◆ 1 组 I/O 口 IOB 采用相互独立的指令控制，可配置上拉、下拉和开漏等状态
- ◆ 唤醒睡眠：INT 管脚或者端口 B 的输入状态改变实现睡眠唤醒
- ◆ 省电休眠模式，可编程代码保护
- ◆ IRC：内部高速 RC 振荡器
- ◆ 宽工作电压范围：2.3V 至 5.5V

特性选择列表

CHIP	ROM(Byte)	RAM(Byte)	堆栈	I/O	封装
HS23P1800	1K*14	65	5	6	SOP8/DIP8



3. 管脚信息

3.1 管脚图

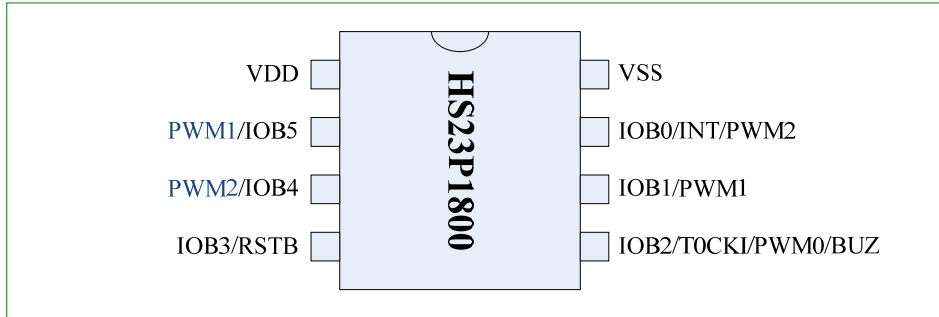


图 3.1 管脚信息 (8PIN)

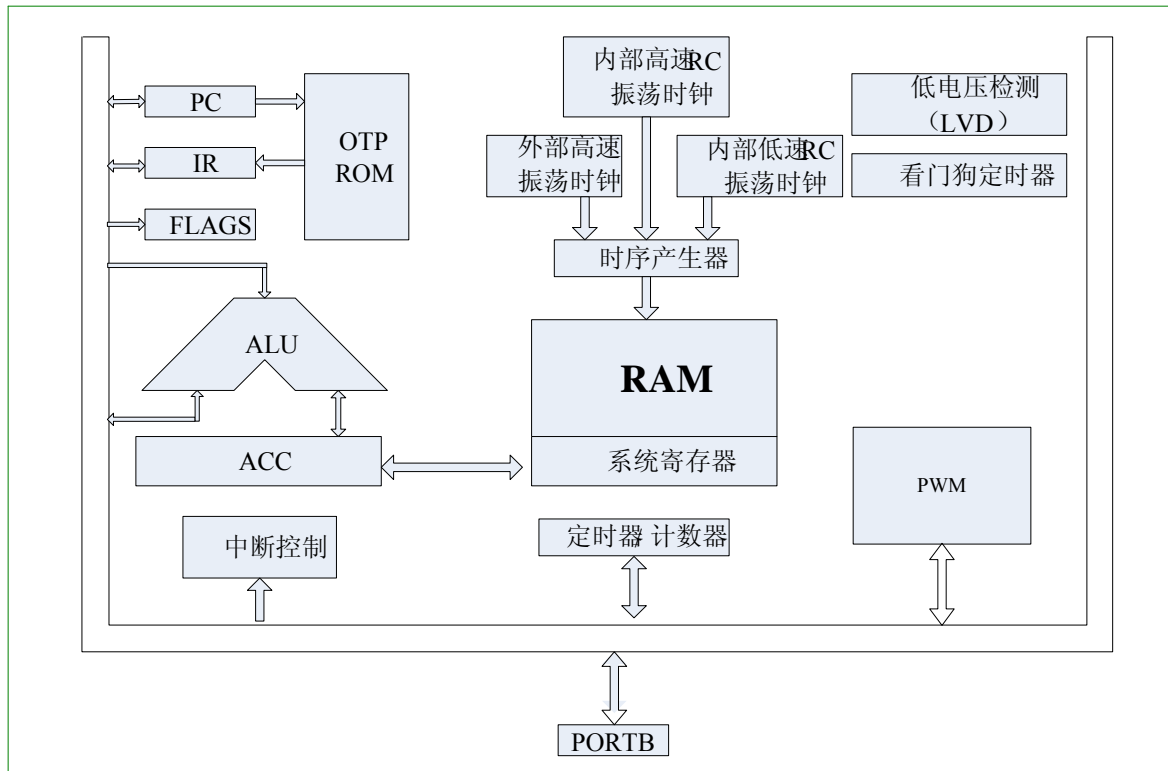
3.2 管脚说明

名称	类型	说明
IOB0/INT/PWM2	I/O	<ol style="list-style-type: none"> 1. 一般 I/O 口，可配置上拉/下拉/漏极开路功能 2. 脚位改变使芯片从睡眠模式唤醒 3. 通过上升沿或下降沿触发中断产生(选择) 4. PWM2 输出，和 IOB4 只能 2 选 1.
IOB1/PWM1	I/O	<ol style="list-style-type: none"> 1. 一般 I/O 口，可配置上拉/下拉/漏极开路功能 2. 脚位改变使芯片从睡眠模式唤醒 3. PWM1 输出，和 IOB5 只能 2 选 1
IOB2/T0CKI/PWM0/ BUZ	I/O	<ol style="list-style-type: none"> 1. 一般 I/O 口，可配置上拉/下拉/漏极开路功能 2. 脚位改变使芯片从睡眠模式唤醒 3. 定时器输入(选择) 4. PWM0 输出，BUZ 蜂鸣器输出
IOB3/RSTB	I/O	<ol style="list-style-type: none"> 1. 输入脚位，脚位改变使芯片从睡眠模式唤醒 2. 系统复位信号（低电平有效） 3. 开漏输出
IOB4/PWM2	I/O	<ol style="list-style-type: none"> 1、一般 I/O 口，2.可配置上拉/下拉/漏极开路功能 2、脚位改变使芯片从睡眠模式唤醒 3、PWM2 输出脚.
IOB5/PWM1	I/O	<ol style="list-style-type: none"> 1、一般 I/O 口，可配置上拉/下拉/漏极开路功能 2、脚位改变使芯片从睡眠模式唤醒 3、PWM1 输出脚.
VDD	P	系统电源输入
VSS	P	系统接地输入

注： I： 输出； O： 输入； P： 电源



4. 系统框图





5. 存储器结构

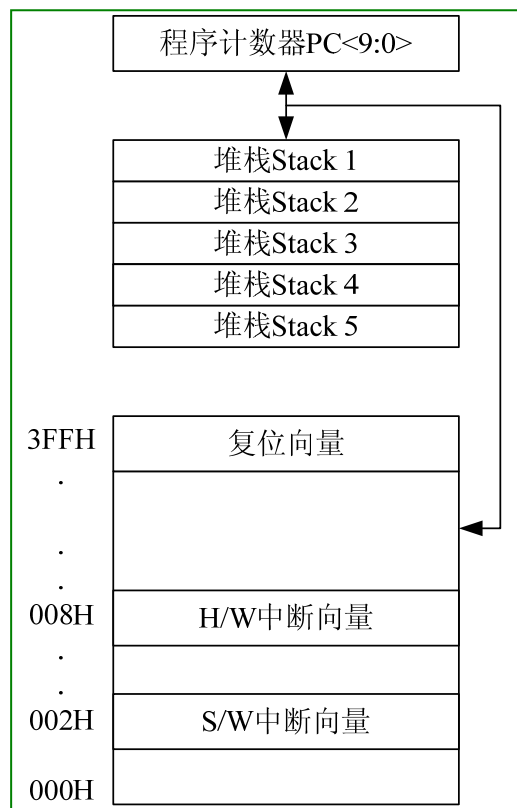
HS23P1800 存储器分为程序存储器和数据存储器。

5.1 程序存储器结构

HS23P1800 有一个 10 位程序计数器 PC，可寻址 1K*14 程序存储器。芯片复位向量为 3FFH。CALL/GOTO 指令可寻址所有程序存储器。

H/W 中断向量地址 008H， S/W 中断向量地址 002H。CALL/GOTO 能指向在同一个程序页面（一个程序页面为 1K）的所有存储空间

程序存取器和堆栈结构如下图所示：



5.2 数据存储器结构

HS23P1800 的数据存储器有特殊功能寄存器 SFR 和通用寄存器组成。通用寄存器可直接寻址，也可通过 FSR 寄存器实现间接寻址。



表 5.1: 数据存取器结构 BANK0

地址	功能描述
00H	INDF
01H	TMR0
02H	PCL
03H	STATUS
04H	FSR
05H	未用
06H	PORTB
07H	通用寄存器
08H	PCON
09H	WUCON
0AH	PCHBUF
0BH	PDCON
0CH	ODCON
0DH	PHCON
0EH	INTEN
0FH	INTFLAG
10H~4FH	通用寄存器
50H~6FH	-
70H	-
71H	TC1CL
72H	TC1M
73H	TC1R
74H	TC1D0
75H	TC1D1
76H	TC1D2
77H	PWMCON
78H	PDCON1

N/A	OPTION
05H	未用
06H	IOSTB



表 5.2.1: 特殊功能寄存器地址 1

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00H(r/w)	INDF	使用 FSR 的内容寻址数据寄存器（非物理寄存器）							
01H(r/w)	TMR0	8 位实时定时计数器							
02H(r/w)	PCL	PC 的低 8 位							
03H(r/w)	STATUS	RST	GP1	GP0	$\overline{T0}$	\overline{PD}	Z	DC	C
04H(r/w)	FSR	*	*	间接寻址指针					
05H(r/w)	PORTA	未用							
06H(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
08H(r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*
09H(r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
0AH(r/w)	PCHBUF	-	-	-	-	-	-	PCH1	PCH0
0BH(r/w)	PDCON		/PDB2	/PDB1	/PDB0	#	#	#	#
0CH(r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	#	ODB2	ODB1	ODB0
0DH(r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	#	/PHB2	/PHB1	/PHB0
0EH(r/w)	INTEN	GIE	*	*	*	TC1IE	INTIE	PBIE	TOIE
0FH(r/w)	INTFLAG	-	-	-	-	TC1IF	INTIF	PBIF	TOIF

表 5.2.2: 特殊功能寄存器地址 2

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
71H(r/w)	TC1L	TC1 位实时定时计数器							
72H(r/w)	TC1M	TC1TR	TC1S2	TC1S1	TC1S0	TCKS	T16SEL	BUZ	PWM0
73H(r/w)	TC1R	TC1 重载寄存器							
74H(r/w)	TC1D0	PWM0 占空比寄存器							
75H(r/w)	TC1D1	PWM1 占空比寄存器							
76H(r/w)	TC1D2	PWM2 占空比寄存器							
77H(r/w)	PWMCON	PWM2XR1	PWM2XR0	PWM1XR0	PWM1XR0	PWM2S	PWM1S	PWM2EN	PWM1EN
78H(r/w)	PDCON1	-	-	/PDB5	/PDB4	/PDB3	-	-	-

说明：“-”未使用，读操作返回‘0’； “*”未使用，读操作返回‘1’ “#”可作通用寄存器

表 5.3: 通过 OPTION 或 IOST 指令控制的寄存器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A(w)	OPTION		INTEDGE	T0CS	T0SE	PSA	PS2	PS1	PS0
05H(w)	IOSTA	未用							
06H(w)	IOSTB	Port B 输入输出控制寄存器							



6. 功能描述

6.1 工作寄存器

6.1.1 INDF(间接寻址寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00H(r/w)	INDF	使用 FSR 的内容寻址数据寄存器（非物理寄存器）							

INDF 寄存器不是真正的物理寄存器,任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器 (FSR) 所指向的寄存器。若使用间接寻址方式对 INDF 寄存器进行读操作 (FSR='0'), 读的结果为 00H; 而使用间接寻址对 INDF 寄存器进行写操作, 实际执行的是空操作, 但有可能影响标志位。FSR 寄存器的位<5:0>可以用来选择 64 个寄存器 (地址: 00H~3FH)。

例 6.1: 间接寻址

- ◆ 寄存器 28 里值为 10H
- ◆ 寄存器 29 里的值为 0AH
- ◆ 把 28 放入 FSR 寄存器
- ◆ 读 INDF 寄存器将返回 10H
- ◆ FSR 寄存器的值加 1.
- ◆ 读 INDF 寄存器将返回 0AH

6.1.2 TMR0(定时计数器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01H(r/w)	TMR0	8 位实时定时计数器							

TMR0 是一个 8 位定时计数器。TMR0 的时钟源可为指令时钟或者外部时钟, 如何选择由 T0CS (OPTION<5>) 控制。如果选择外部时钟 (T0CKI 引脚), TMR0 将会在时钟的上升/下降沿 (由 T0SE(OPTION<4>)控制) 加 1。通过清除 PSA 位 (OPTION<3>), 可以将预分频器分配给 TMR0 模块, 在此情况下, 任何对 TMR0 的写操作都将清除预分频寄存器。

6.1.3 PCL(程序计数器的低字节)和 Stack

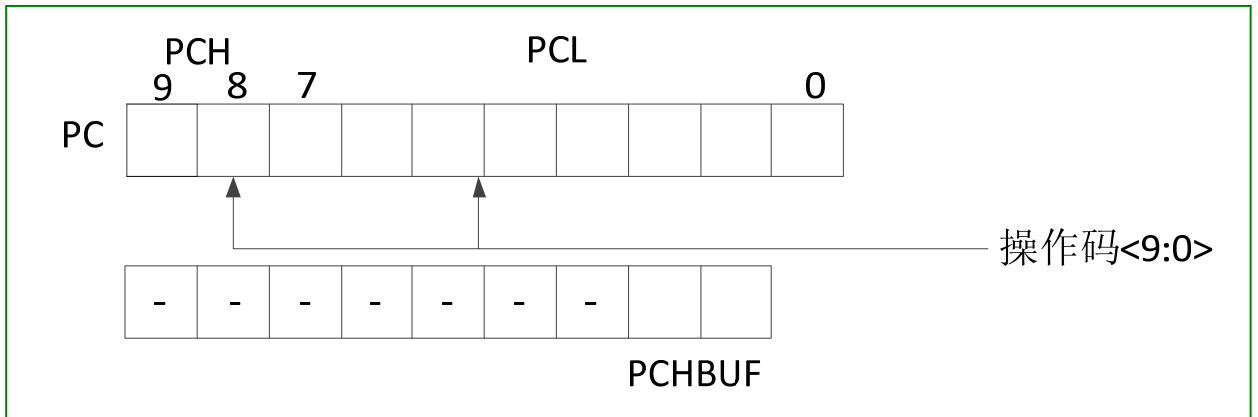
地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02H(r/w)	PCL	程序计数器的低字节							

HS23P1800 有一个 10 位程序计数器 PC 和 10 位 5 级深度硬件堆栈 Stack。PC 的低 8 位是 PCL (PC<7:0>), 即可读也可写; 第 8 位和第 9 位是 PCH (PC<9:8>), 不能直接读写, PCH 寄存器的改变是通过 PCHBUF 寄存器来实现的。当程序执行的时候, PC 里装载的是下一条将要执行程序地址。每个指令周期, PC 值将增加 1, 除非有指令改变 PC 的值。

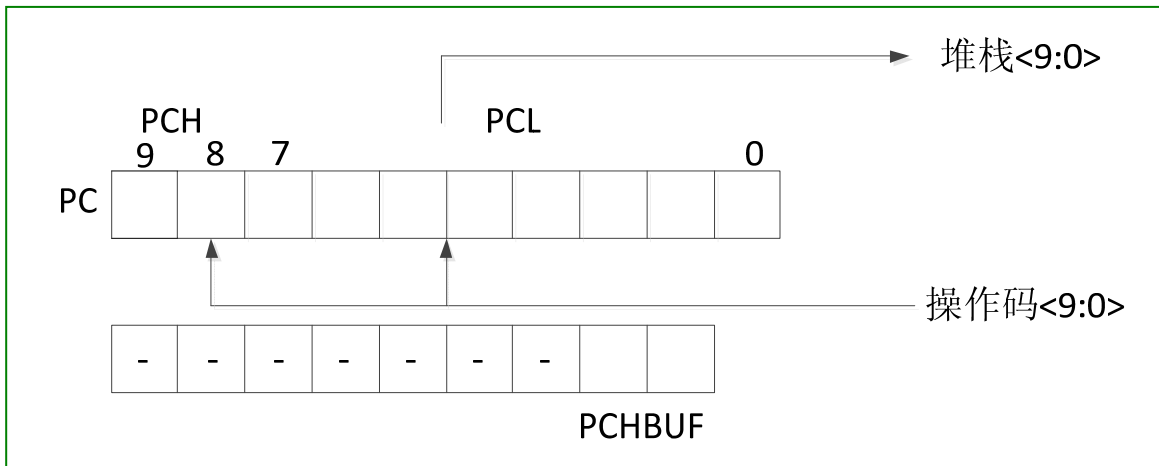
如图 6.1 所示为装载 PC 值的四种情况。



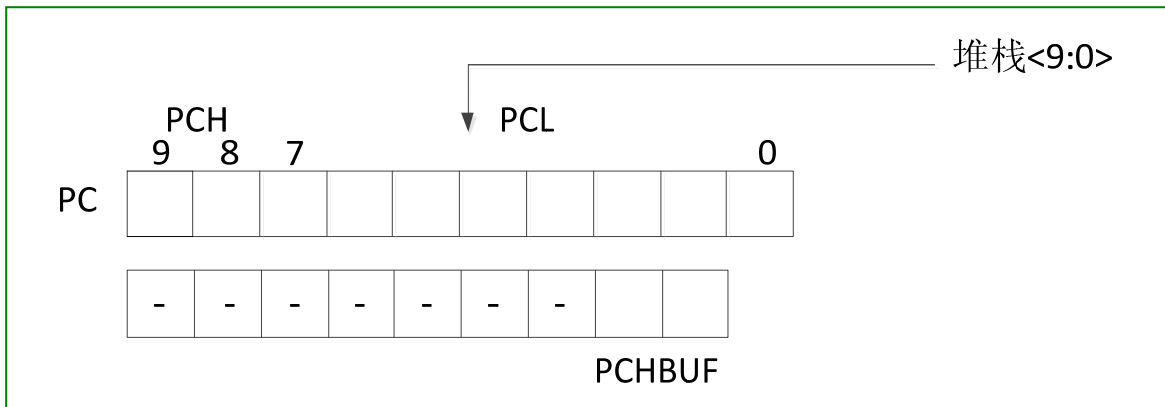
情况 1: 执行 GOTO 指令



情况 2: 执行 CALL 指令

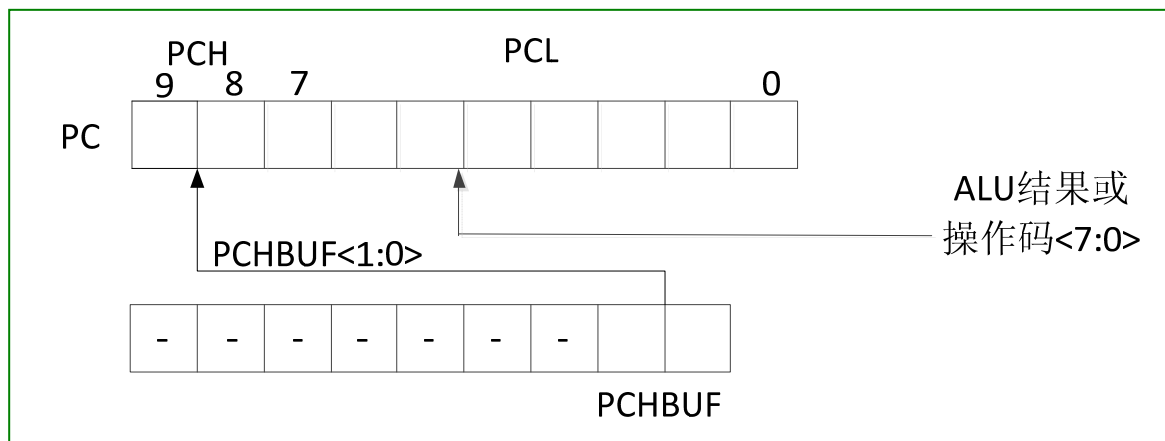


情况 3: 执行 RETIA、RETFIE 或者 RETURN 指令





情况 4: 写 PCL 时



注 1: PCHBUF 只有在 PCL 内容是目标地址才有效

2: PCHBUF 不会随 PCH 的改变而改变



6.1.4 STATUS(状态寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03H(r/w)	STATUS	RST	GP1	GP0	$\overline{T0}$	\overline{PD}	Z	DC	C

状态寄存器 STATUS 反映运算器运算及复位后的状态。如果 STATUS 是某一指令的目标寄存器，且该指令将影响标志位 Z、DC 或者 C，那么对此三位的写操作是禁止的。Bit4 和 Bit3 是不可写的。清状态寄存器 STATMS 将出现下面结果 000uu1uu (u 表示未改变)。

C: 进位/ 借位位

1 = 有进位或无借位

0 = 无进位或有借位

注：借位时极性相反。执行减法是通过加上第二个操作数的补码来完成的。对于移位指令 (RRR, RLR)，源寄存器的最高位或最低位移入此位。

DC: 半进位/ 借位位 (ADDAR, ADDIA, SUBIA, SUBAR 指令)

1 = 有第 3 位向第 4 位进位或无第 3 位向第 4 位借位

0 = 无第 3 位向第 4 位进位或有第 3 位向第 4 位借位

Z: 零位

1 = 运算或逻辑运算的结果是零

0 = 运算或逻辑结果的结果非零

\overline{PD} : 掉电标志位

1 = 上电或者执行 CLRWDT 指令

0 = 执行 SLEEP 指令

$\overline{T0}$: 定时器溢出标志位

1 = 上电或者执行 CLRWDT 或 SLEEP 指令

0 = 看门狗定时器溢出

GP1:GP0: 通用寄存器读写位

RST: 系统唤醒类型位

1 = PORTB 状态改变唤醒

0 = 其他类型唤醒

6.1.5 FSR(间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04H(r/w)	FSR	-	-	间接寻址指针					

Bit5:Bit0 : 选择间接寻址寄存器地址，只能寻址 00~3Fh 内寄存器或 RAM;

Bit7:6 : 未使用，读操作返回 1



6.1.6 PORTA 和 PORTB(端口数据寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
05H(r/w)	PORTA	无实际物理端口							
06H(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0

读端口操作是读的引脚的状态，和引脚模式无关。IOB3 做输出时，只能开漏。

6.1.7 PCON(芯片控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
08H(r/w)	PCON	WDTE	EIS	LVDTE	-	-	-	-	-

LVDTE: LVDT（低电压检测）使能位

1 = 使能 LVDT

0 = 禁止 LVDT

EIS: IOB0/INT 引脚定义位

1 = INT (外部中断输入脚)，在这种模式下，IOB0 必须置“1”。IOB0 的输入功能被硬件屏蔽，读取 INT 管脚信息的与读 PORTB 方式相同

0 = IOB0 引脚被选择，屏蔽 INT 功能

WDTE: WDT（看门狗定时器）使能位

1 = 使能 WDT

0 = 禁止 WDT

6.1.8 WUCON(PORB 输入状态变化唤醒控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
09H(r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0

1: 使能唤醒功能

0: 关闭唤醒功能

6.1.9 PCHBUF(PC 高位缓冲器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0AH(r/w)	PCHBUF	-	-	-	-	-	-	PCH1	PCH0

低 2 位有效，详见 6.1.3



6.1.10 PDCON(内部下拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0BH(r/w)	PDCON	-	/PDB2	/PDB1	/PDB0	-	-	-	-

- 1: 禁止相应引脚内部下拉
0: 使能相应引脚内部下拉
剩余未标注 5 位可做通用寄存器使用。

6.1.11 ODCON(漏极开路控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0CH(r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	-	ODB2	ODB1	ODB0

- 1: 相应引脚 NMOS 漏极开路输出使能
0: 相应引脚 NMOS 漏极开路输出禁止
剩余未标注位 B3 可作为通用寄存器。

6.1.12 PHCON(内部上拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0DH(r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	-	/PHB2	/PHB1	/PHB0

- 1: 禁止相应引脚内部上拉
0: 使能相应引脚内部上拉
剩余未标注位 B3 位可作为通用寄存器使用。



6.1.13 INTEN(中断屏蔽寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0E(r/w)	INTEN	GIE	-	-	-	TC1IE	INTIE	PBIE	TOIE

TOIE: Timer0 溢出中断使能位

1 = 使能 Timer0 溢出中断

0 = 禁止 Timer0 溢出中断

PBIE: Port B 输入状态变化中断使能位

1 = 使能 Port B 输入状态变化中断

0 = 禁止 Port B 输入状态变化中断

INTIE: 外部中断使能位

1 = 使能外部中断

0 = 禁止外部中断

TC1IE: TC1 溢出中断使能位(需要和配置中 TC1INTE 配合使用，二者都为 1 才有效)

1 = 使能 TC1 溢出中断

0 = 禁止 TC1 溢出中断

GIE: 全局中断使能位

1 = 使能所有为屏蔽的中断，对于睡眠模式中的中断唤醒，MCU 将跳到中断地址 008H

0 = 禁止所有中断，对于睡眠模式中点中断唤醒，MCU 将执行 SLEEP 后的指令

注: 在中断事件发生时，GIE 被硬件清零并禁止一切中断。执行 RETFIE 指令退出中断程序并重新设置 GIE =1 允许中断。

6.1.14 INTFLAG(中断状态寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0F(r/w)	INTFLAG	-	-	-	-	TC1IF	INTIF	PBIF	TOIF

TOIF: Timer0 溢出中断标志位，Timer0 溢出时被置位，软件复位。

PBIF: Port B 输入状态变化中断标志位，Port B 输入状态改变时被置位，软件复位。

INTIF: 外部中断标志位，INT 引脚上升沿/下降沿（由 INTEDG 位 OPTION<6>配置），软件复位。

TC1IF: TC1 溢出中断标志位，TC1 溢出时被置位，软件复位。

6.1.15 ACC(累加器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A(r/w)	ACC	累加器							

累加器时一个内部数据传送、指令操作数存储单元，没有被编址。



6.1.16 OPTION 寄存器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A(w)	OPTION	-	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0

执行 OPTION 指令，累加器 ACC 里面的内容将被传送到 OPTION 寄存器。OPTION 寄存器是一个可写不可读寄存器，它含有各种控制位，用来设置 TMR0/WDT 及其预分频器和外部中断。

PS2:PS0: 预分频比率选择位

PS2:PS0	TMR0 比率	WDT 比率
0 0 0	1:2	1:1
0 0 1	1:4	1:2
0 1 0	1:8	1:4
0 1 1	1:16	1:8
1 0 0	1:32	1:16
1 0 1	1:64	1:32
1 1 0	1:128	1:64
1 1 1	1:256	1:128

PSA: 预分频分配位

1= 预分频器分配给 WDT

0= 预分频器分配给 TMR0

T0SE: TMR0 时钟源边沿选择位

1= T0CKI 引脚下降沿触发计数

0= T0CKI 引脚上升沿触发计数

T0CS: TMR0 时钟源选择位

1= 外部 T0CKI 引脚。即使 IOST IOB2="0"，IOB2/T0CKI 也会被强制设置为输入

0= 内部指令时钟

INTEDG: 外部中断触发方式选择位

1= INT 引脚上升沿触发中断

0= INT 引脚下降沿触发中断

6.1.17 IOSTB(I/O 口控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
06H(w)	IOSTB	PORTB I/O 控制寄存器							

执行 IOST R(06H)指令可以将累加器 ACC 里面的内容加载到此寄存器。当 IOST 寄存器某位置“1”时，其相应引脚的输出驱动呈高阻态(此时作输入模式)；当 IOST 寄存器某位清零，则输出锁存器中的数据就从相应引脚输出（此时作输出模式）。IOST 寄存器只可写，复位后各位被置 1。



6.1.18 PDCON1(内部下拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
78H(r/w)	PDCON1	-	-	/PDB5	/PDB4	/PDB3	-	-	-

- 1: 禁止相应引脚内部下拉
- 0: 使能相应引脚内部下拉
- 其他位未用，读时为 0.

6.2 TC1（16 定时/计数器寄存器）

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
71H(w/r)	TC1CL	定时器低 8 位							
72H(w/r)	TC1M	模式选择							
73H(w/r)	TC1R	自动重装载寄存器							
74H(w/r)	TC1D0/TC1CH	PWM0 占空比选择/定时器高 8 位							
75H(w/r)	TC1D1	PWM1 占空比选择							
76H(w/r)	TC1D2	PWM2 占空比选择							
77H(w/r)	PWMCON	PWM 控制							

6.2.1 概述

定时/计数器TC1 具有多时钟源，可根据实际需要选择内部时钟或外部时钟作为计时标准。其中，时钟来自F_{cpu}或者F_{osc}，寄存器T0MD 控制时钟源的选择。当TC1C 从FFFFH 溢出到0000H 时，TC1C 在继续计数的同时产生一个溢出信号TC1IF，TC1IE=1，触发TC1C 中断请求。

TC1 的主要作用如下：

- 16 位可编程定时器：根据选定的时钟频率在特定时间产生中断信号(非PWM模式)；
- 外部事件计数：对外部事件计数；
- 蜂鸣器输出（TC1为8位）；
- PWM 输出（TC1 为 8 位）。

6.2.2 TC1CL

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
71H(r/w)	TC1CL	定时器 1 的定时寄存器的低 8 位							

TC1 定时器的定时器寄存器。



6.2.3 TC1M

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
72H(r/w)	TC1M	TC1TR	TC1S2	TC1S1	TC1S0	TCCKS	T16SEL	BUZ	PWM0

PWM0:

- 0: PWM0 不能输出;
- 1: PWM0 输出; 相应端口 IOB2 自动变为输出。

BUZOUT:

- 0: BUZ 不能输出;
- 1: BUZ 输出; 相应端口 IOB2 自动变为输出。

注: 当 PWMOUT 和 BUZOUT 都无效时, TC1 为 16 位定时/计数器。TC1D 为高 8 位, TC1C 为低 8 位。

T16SEL: 8/16 位定时器选择。仅当所有 PWMMEN = 0 时有效。

0 = 8 位定时器

1 = 16 位定时器。仅当 PWM0, 1, 2EN=0 时有效。BUZ 输出仅是 8 位。

TCCKS: TC 时钟信号控制位。

0 = Fcpu

1 = Fosc

TC1S[2:0]: TC 分频选择位。

TC1S[2:0]: TC1/1分频选择位。TC1S[2:0]	选择Fcpu (TCCKS=0) 时	选择Fosc (TCCKS=0) 时
000	Fcpu / 256	Fosc / 128
001	Fcpu / 128	Fosc / 644
010	Fcpu / 64	Fosc / 32
011	Fcpu / 32	Fosc / 16
100	Fcpu / 16	Fosc / 8
101	Fcpu / 8	Fosc / 4
110	Fcpu / 4	Fosc / 2
111	Fcpu / 2	Fosc / 1

TC1TR: TC 启动控制位。

0 = 禁止 TC 定时器;

1 = 开启 TC 定时器。

6.2.4 TC1R

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
73H(r/w)	TC1M	自动重装载寄存器							

当TC1溢出时, TC1R 的值自动装入TC1 中。这样, 用户在使用的过程中就不需要在中断中重新赋值。TC为双重缓存器结构。若程序对TC1R 进行了修改, 那么修改后的TC1R值先被暂存在TC1R 的第一个缓存器中, 直到当前TC1溢出后, 才被真正存入TC1R缓存器中, 从而避免TC中断时间出错以及PWM 和蜂鸣器误动作。



注：在PWM 模式下，系统自动开启自动装载功能。

TC1R初始值计算公式如下：

$$TC1R初始值 = N - (TC \text{ 中断间隔时间} * \text{输入时钟})$$

上式中，N 为TC 的最大计数范围256。

例：TC 中断间隔时间设置为10ms，时钟源选Fcpu (TnCKS = 0)，无PWM 输出 (PWMEN = 0)，高速时钟为4MHz，Fcpu = Fosc/4，TPS = 010 (Fcpu/64)。

$$\begin{aligned} TC1R初始值 &= N - (TC \text{ 中断间隔时间} * \text{输入时钟源}) \\ &= 256 - (10ms * 4MHz / 4 / 64) \\ &= 256 - (10^{-2} * 4 * 10^6 / 4 / 64) = 100 = 64H \end{aligned}$$

6.2.5 TC1D0

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
74H(r/w)	TC1D0	PWM0 占空比控制寄存器							

TC1R控制PWM的周期及分辨率，TC1D控制PWM低电平占空比，当TC1C=TC1D0时，PWM0翻转为高，完成低电平的占空比。

TC1D初始值计算公式如下：

$$TC1D初始值 = TC1R + (\text{低电平周期} * \text{输入时钟})$$

例：为了获得1/3占空比的PWM信号，时钟源选Fcpu=8M/2,TC1rate=111(Fcpu/2)

TCOR=CAH,PWM周期为26.5us (38K),低电平宽度为8.8us

$$\begin{aligned} TC1D初始值 &= CAH + (8.8us * 8MHz / 2 / 2) \\ &= CAH+12H \\ &= DCH \end{aligned}$$

例：为了获得1/3占空比的PWM信号，时钟源选Fcpu=8M/1,TC1rate=111(Fcpu/2)

TCOR=97H,PWM周期为26.5us (38K),低电平宽度为8.8us

$$\begin{aligned} TC1D初始值 &= 97H + (8.8us * 8MHz / 1 / 2) \\ &= 97H+23H \\ &= BAH \end{aligned}$$

6.2.6 TC1D1

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
75H(r/w)	TC1D1	PWM1 占空比控制寄存器							

TC1R控制PWM的周期及分辨率，TC1D控制PWM低电平占空比，当TC1C=TC1D1时，PWM1翻转为高，完成低电平的占空比。

6.2.7 TC1D2

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
76H(r/w)	TC1D2	PWM2 占空比控制寄存器							

TC1R控制PWM的周期及分辨率，TC1D控制PWM低电平占空比，当TC1C=TC1D2时，PWM2翻转为高，完成低电平的占空比。



注：TC1控制3路PWM输出，所以3路PWM的周期是一致的。

6.2.8 PWMCON

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
77H(r/w)	PWMCON	PWM2XR1	PWM2XR0	PWM1XR0	PWM1XR0	PWM2S	PWM1S	PWM2EN	PWM1EN

PWM1EN: PWM1 使能位

1 = 允许 PWM1 输出

0 = 禁止 PWM1 输出，相应端口变成 IO 口

PWM2EN: PWM2 使能位

1 = 允许 PWM2 输出

0 = 禁止 PWM2 输出，相应端口变成 IO 口

PWM1S: PWM1 端口选择位

1 = 选择 IOB5 作为 PWM1 输出口 (PWM1EN=1)

0 = 选择 IOB1 作为 PWM1 输出口 (PWM1EN=1)

PWM2S: PWM2 端口选择位

1 = 选择 IOB4 作为 PWM2 输出口 (PWM2EN=1)

0 = 选择 IOB0 作为 PWM2 输出口 (PWM2EN=1)

PWM1XR1: PWM1XR0:

0 0 : PWM1 不变

0 1 : PWM1 取反

1 0 : PWM1=PWM1 XOR PWM0 (异或)

1 1 : PWM1=PWM1 XNOR PWM0 (同或)

PWM2XR1: PWM2XR0:

0 0 : PWM2 不变

0 1 : PWM2 取反

1 0 : PWM2=PWM2 XOR PWM1 (异或)

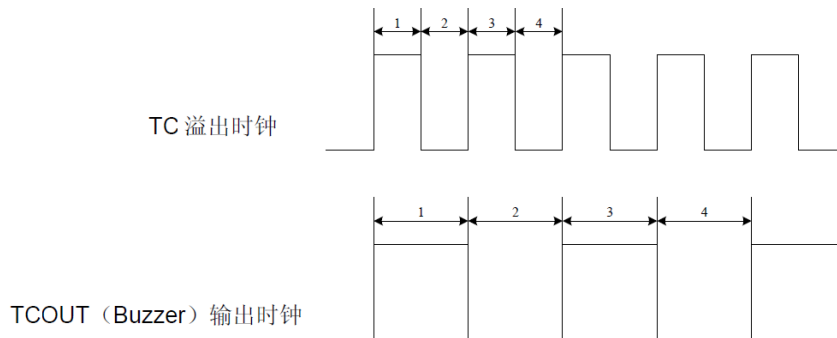
1 1 : PWM2=PWM2 XNOR PWM1 (同或)

注：各种运算输出都以原始波形运算得来的，即PWM2的输出不受PWM1运算的影响。



6.2.9 TC 时钟频率输出（蜂鸣器输出）

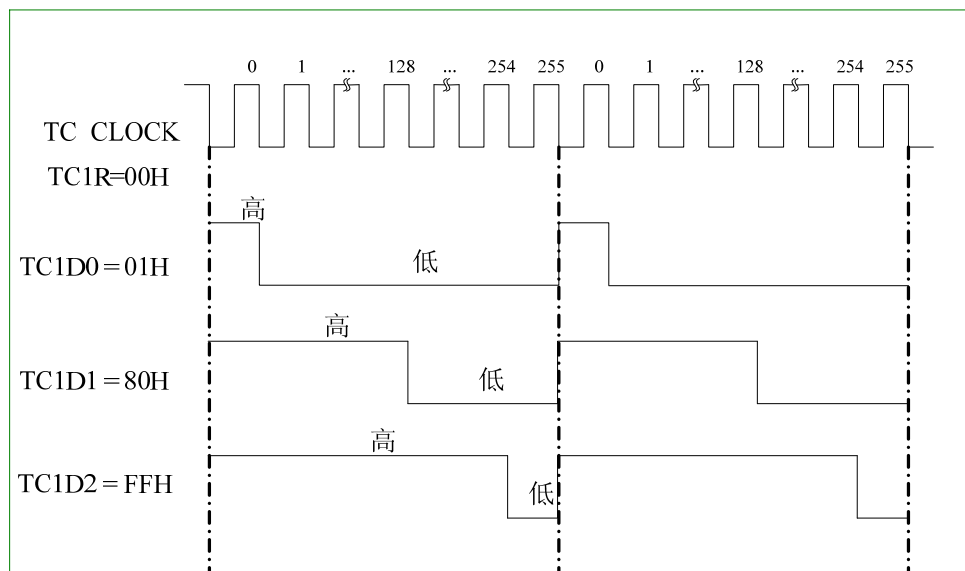
对TC 时钟频率进行适当设置可得到特定频率的蜂鸣器输出（TCOUT），并通过PWM引脚 输出。单片机内部设置TC 的溢出频率经过2 分频后作为TCOUT 的频率，即TC 每溢出2 次TCOUT 输出一个完整的脉冲，此时，I/O 功能自动被禁止。TCOUT 输出波形如下：



若时钟选择4MHz，系统时钟源采用外部时钟 $F_{osc}/4$ ，程序中设置 $TPS = 110$ ， $TC = TC1R = 131$ ，则TC 的溢出频率为2KHz，TCOUT 的输出频率为1KHz。

6.2.10 PWM 波形

PWM信号靠TC1C,TC1R,TC1D的比较产生，当TC1溢出时，PWM输出高电平，为PWM的初始态，此时TC1C重新载入TC1R寄存器的值，TC1R决定PWM的周期及分辨率。TC1开始计数后，当TC1CL等于TC1D时，PWM翻转为低电平，TC1继续计数，当TC1溢出时，一个PWM周期完成，PWM重新自动载入TC1R的值并且输出高电平，开始下一个周期。TC1R决定了PWM的分辨率，如果TC1R为0x00，则分辨率为1/256，如果TC1R为0x80，则分辨率为1/128，可参看下图示。



上图为 PWM 的原始波形，各种运算输出都以这些波形运算得来的。

注：如果 $TC1D_x$ 小于 $TC0R$ ，则 PWM 一直输出高电平。



6.3 I/O 口

本机只有一组 PORTB 的 I/O 口。

PORT B 是双向三态输入/输出端口。PORT B 为 8 脚 I/O 口。IOB3 可以用作输入或者开漏输出。

除了 IOB3 作为输入或开漏输出和 IOB2 需要通过 OPTION 寄存器的 T0CS ((OPTION<5>)) 位控制外，所有的 I/O 引脚都有一个直接控制寄存器 (IOSTB)，用于配置端口的输入输出状态。

IOB 输入状态变化能够唤醒芯片，通过 WUCON 寄存器配置相应的引脚的唤醒功能。

IOB<7:4> 和 IOB<2:0>有相应的上拉控制位(PHCON 寄存器)来设置使能内部上拉，如果设置为输出模式，内部上拉功能会自动关闭。

IOA<3:0>和 IOB<2:0>有相应的下拉控制位(PDCON 寄存器)来设置使能内部下拉，如果设置为输出模式，内部下拉功能会自动关闭。

IOB<7:4>和 IOB<2:0>有相应的漏极开路控制位(ODCON 寄存器)，当这些引脚被设置为输出模式时，可通过 ODCON 寄存器来使能漏极开路输出。

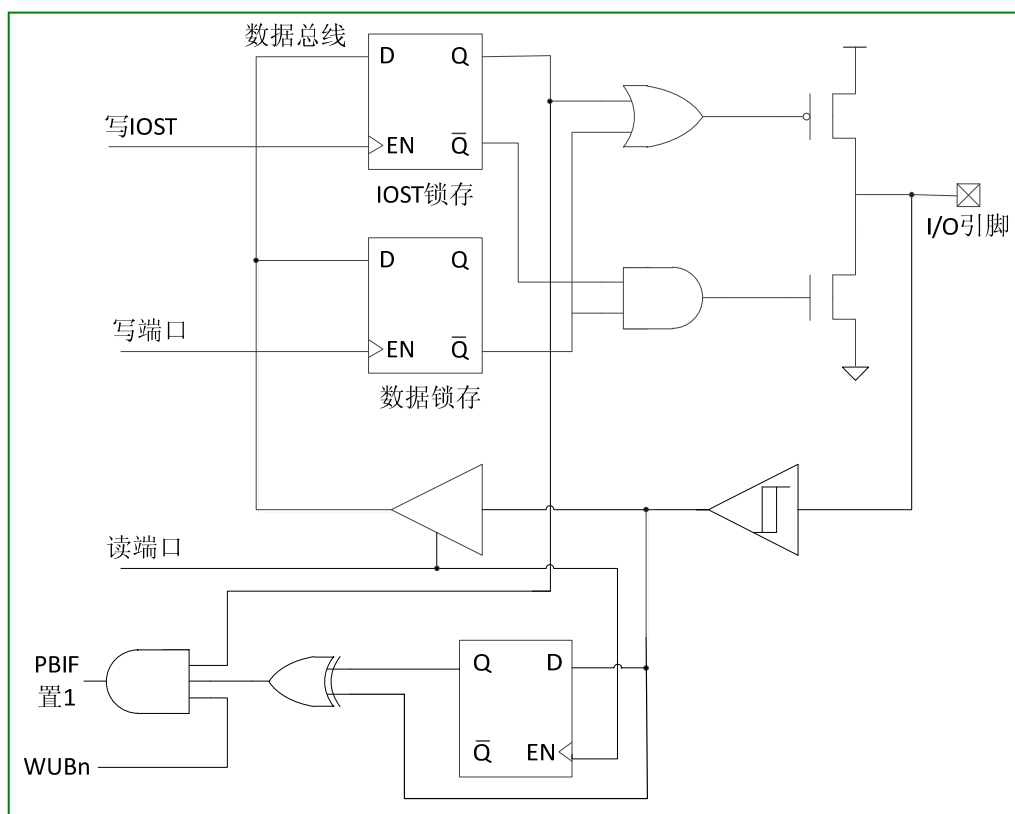
IOB<7:0> 有输入改变中断/唤醒功能。它的每个管脚是否具有该功能通过取决于 WUCON 寄存器的相应位

当 EIS(PCON<6>)=1 时，IOB0 作为外部中断输入脚，在该模式下 IOB0 输入改变中断/唤醒功能被硬件屏蔽，即使软件已经设置为中断/唤醒功能可用也不可启用该功能。

CONFIGURATION 配置字能交替设置 I/O 口的不同功能，功能交替设置完以后，读的 I/O 的值为 0。

I/O 口引脚框图如下：

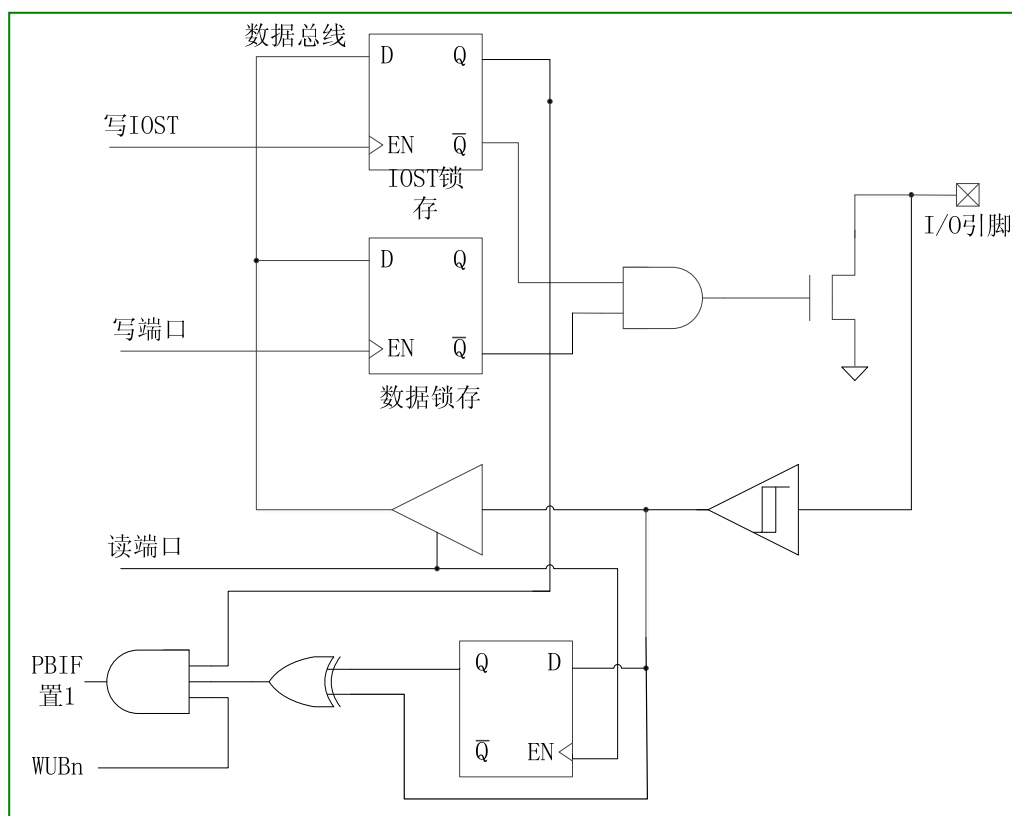
IOB1~IOB7:



图中未显示上拉/下拉/开漏

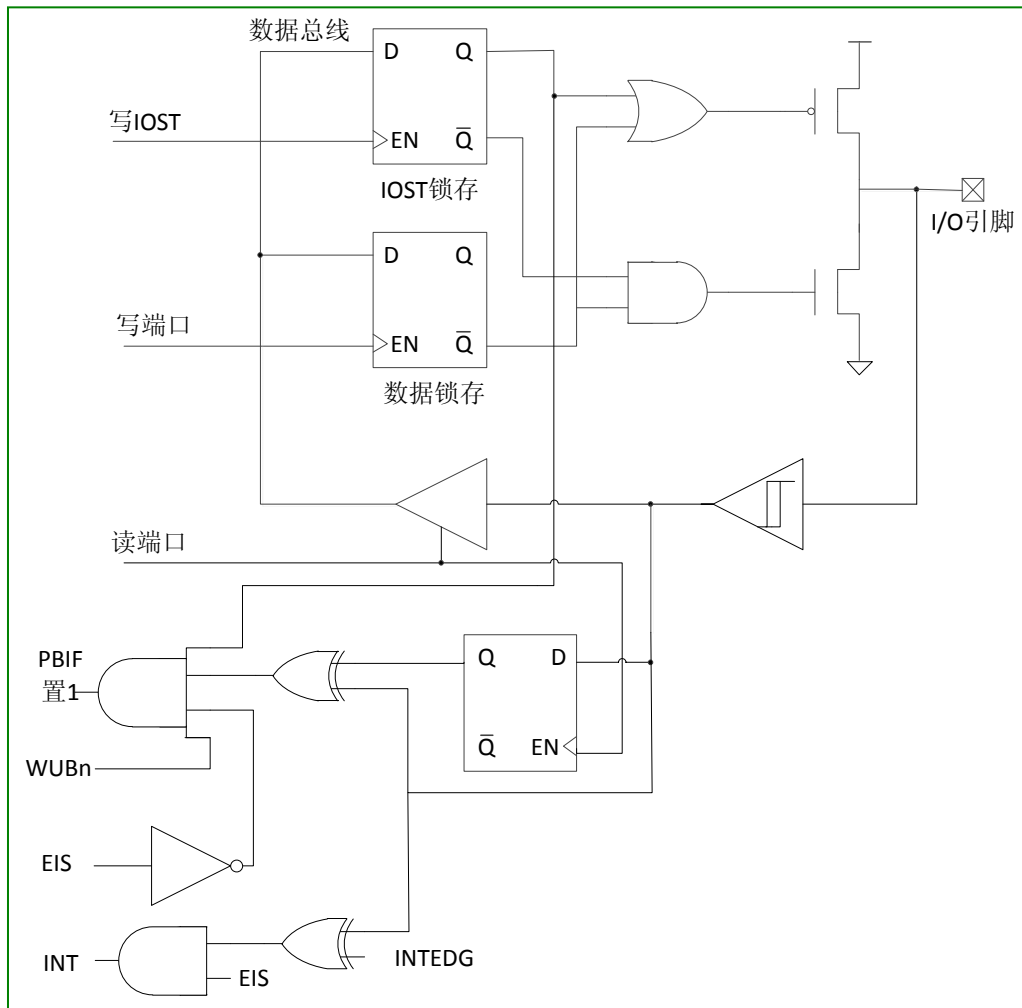


IOB3:





IOB0/INT:



图中未显示上拉/下拉/开漏



6.4 Timer0/WDT 和预分频器

6.4.1 Timer0

Timer0 是一个 8 位定时计数器，可选内部指令时钟或外部时钟源（T0CKI 引脚）。

6.4.1.1 内部指令时钟作为时钟源：定时模式

通过清 T0CS 位选择定时模式。定时模式下每条指令周期 TMR0 加 1（没有预分频的情况下）。如果写 TMR0 寄存器，那么 TMR0 将在两个指令周期后才会开始加 1

6.4.1.2 外部时钟源：计数模式

通过置位 T0CS 选择计数模式。计数模式下 TMR0 在 T0CKI 引脚的上升沿或下降沿加 1，到底是上升沿还是下降沿由 T0SE 控制（1：下降沿；0：上升沿）。

未使用预分频时，外部时钟同样可以作为预分频器输出。T0CKI 与内部相位时钟的同步是通过在相位时钟的 T2 和 T4 时对预分频器的输出进行采样来实现的。因此，要求 T0CKI 的信号高、低电平分别至少保持 $2T_{osc}$ 。

当使用预分频时，外部时钟信号要先经过异步脉动计数器预分频器的分频。为了使外部时钟满足采样要求，必须将脉动计数器考虑在内。因此，要求外部时钟至少保持 $4T_{osc}$ 供预分频器分频。

6.4.2 WDT(看门狗定时器)

看门狗定时器（WDT）是一个运行在片内的 RC 振荡器，它不需要任何的外接元件。该 RC 振荡器独立于 OSCI/OSCO 引脚上的 RC 振荡器。这样，即使器件的 OSCI 和 OSO 引脚上的时钟停振（例如睡眠模式），WDT 仍将正常工作。在正常运行或睡眠模式下，WDT 溢出将导致器件复位， $\overline{T0}$ 将被清 0。有一个器件配置位 WDTE 是控制看门狗定时器（WDT）的使能/关闭。

没有预分频的情况下，看门狗溢出时间约为 18ms，4.5ms，288ms 或者 72ms。这个时间可通过 SUT<1:0> 设置。如果需要更长的溢出时间，可以使用预分频器，所以看门狗溢出的最长时间约为 36.8s。

CLRWDT 指令用来清 WDT 和与分频器，如果 WDT 使能，那么该指令可以防止看门狗溢出而使芯片复位。

SLEEP 指令将复位 WDT 和与分频器，如果 WDT 使能。在看门狗复位以前，这将提供最长的睡眠时间。



6.4.2 预分频器

预分频器（8位向下计数）可以用于 Timer0 或 WDT，但不能同时使用。PSA (OPTION<3>)位决定预分频器分配给 Timer0 还是 WDT，PS<2:0>(OPTION<2:0>)决定分频比率。

当预分频分配给 Timer0 时，对 TMR0 的写操作将清掉预分频器。当预分频器分配给 WDT 时，CLRWDT 将清掉预分频器和 WDT。预分频器不可读也不可写。复位后，预分频内容为全 1。

为避免不必要的复位，当改变预分频器如何分配时，CLRWDT 指令或者 CLRR TMR0 指令必需被执行。

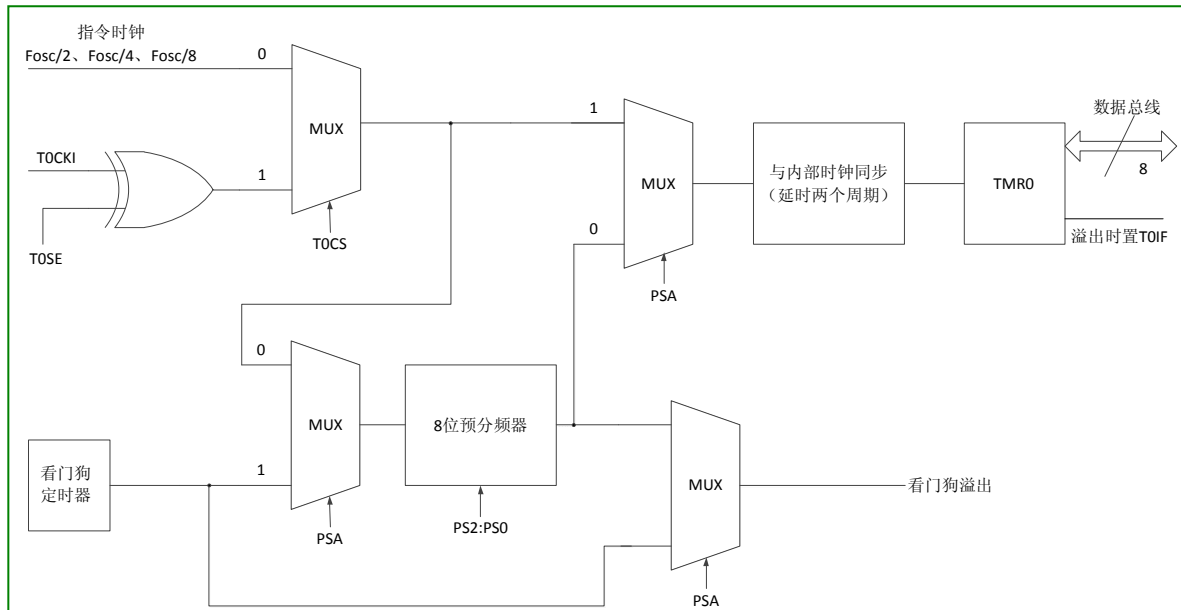


图 6.4: 预分频器结构框图



6.5 中断

HS23P1800 有三种中断方式：

- 1、INT 管脚的外部中断
- 2、TMR0 溢出中断
- 3、PORT B 输入状态改变中断

INTFLAG 为中断标志寄存器。全局中断使能位 GIE (INTEN<7>)，置位时可以使能所有未被屏蔽的中断，清零时将关闭所有中断。

中断发生时 GIE 位（在中断发生前 GIE 位和该中断相关的中断屏蔽位置 1）被硬件清零从而禁止进一步中断，同时下条指令跳到 008h 后开始执行。中断标志位在 GIE 重新置 1 的前由软件清零以防止重复中断。

执行 RETFIE 指令将退出中断，并且会使 GIE 重新置位

一个中断标志位（PBIF 除外的）会被它的中断事件置 1，而不管与它相关的中断使能位是否启用。读 INTFLAG 寄存器将返回 INTFLAG 和 INTEN 与的结果。

当通过 INT 指令发生软中断时，下条指令跳到 002H 后开始执行。

6.5.1 外部中断

外部中断 INT 管脚上升沿还是下降沿触发由 INTEDG 位 (OPTION<6>)决定)，当一个有效的跳变发生时标志位 INTIF 置 1,如 INTIE 位(INTEN<2>)清零，该中断被屏蔽。

如果在睡眠之前 INTIE 位已被置 1，INT 中断可以将系统从睡眠唤醒。如果在 GIE 位已被置 1，机器唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。

6.5.2 Timer0 中断

TMR0 发生溢出 (FFH (00H)时 T0IF 标志位置 1 (INTFLAG<0>)。T0IE 位(INTEN<0>)清零，该中断被屏蔽。

6.5.3 PORT B 输入改变中断

IOB<7:0>输入改变中断触发时，PBIF 标志位置 1 (INTFLAG<1>)。PBIE 位(INTEN<1>)清零，该中断被屏蔽。

在输入改变中断发生之前，必须读取 port B 信息。与 PortB 的管脚相对应的 WUBn 位 (WUCON<7:0>) 清零或设置为输出或 IOB0 脚设置为外部中断输入脚 INT 时，将不具备该功能。

如果在睡眠之前 PBIE 位已被置 1，PORT B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前 GIE 位已被置 1，MCU 唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。



6.6 SLEEP(睡眠模式)

执行 SLEEP 指令进入睡眠模式。 \overline{PD} 被清， \overline{TO} 被置位，看门狗定时器也被清 0 但仍然保持运行状态，外部时钟关闭；所有 I/O 引脚保持睡眠前的状态

6.6.1 睡眠唤醒

以下事件的发生将会将芯片从睡眠模式唤醒：

- 1、RSTB 管脚复位
- 2、WDT 溢出（如果 WDT 使能）
- 3、IOB0/INT 管脚中断，或者 PORT B 输入状态改变

外部的 RSTB 管脚和看门狗溢出都能使机器复位。上电复位或者执行 SLEEP 指令时/PD 位置 1，看门狗溢出复位时/TO 位清零用于。

机器要想通过中断唤醒，该中断使能位必须置 1，不管 GIE 是否置 1。当 GIE 位被清零，机器唤醒以后执行 SLEEP 指令以后的指令；当 GIE 位被置 1，机器唤醒以后跳转到中断复位地址 (008H)。

机器唤醒延迟时间为 $18 * F_{CPU}$ 。

6.7 复位 RESET

以下事件发生将导致 HS23P1800 复位：

- 1、上电复位 (POR)
- 2、欠压复位 (BOR)
- 3、WDT 溢出复位
- 4、RSTB 引脚复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知或者未改变的。在上电复位，RSTB 管脚复位，看门狗 WDT 溢出复位后大多数寄存器会回到复位状态。

当检测到 Vdd 上升信号后，芯片将产生一个上电复位脉冲信号。要使用这个特点，用户需要把 RSTB 管脚连接到 Vdd。

当 Vdd 低于某一固定值时，将会是芯片复位，这样能保证芯片只能在正常电压范围内工作。欠压复位 (BOR) 复位作为应用主要用在 AC 或重载交换的应用上。

6.7.1 上电延时定时器 PWRT

任何一种情况复位后，上电延时定时器提供一个 $18/4.5/288/72ms$ 的延时时间（该延时时间由 $SUT<1:0>$ 设置）。此间芯片将维持在复位状态。这段时间会由于电压、温度、工艺的不同而有所不同。

表 6.1 PWRT 时间

振荡类型	上电复位 欠压复位	RSTB 复位 WDT 溢出复位
IRC	18/4.5/288/72ms	640 μ s



6.7.2 振荡器起振定时器 OST

在 HF 或 LF 模式下，当 PWRT 延时结束后，起振定时器（OST）提供了一个 16 个振荡器周期的延时（从 OSC1 输入）。这是为了保证晶体或陶瓷谐振器起振并建立稳定的振荡。这段时间内，只要 OST 工作，MCU 会一直保持在复位状态。

只有振荡信号的幅值达到振荡器的输入阈值时，起振定时器才进行加计数。

6.7.3 复位顺序

检测到 POR, BOR 或 WDT 溢出信号后，按以下顺序复位

- 1、复位锁存器置位，清 PWRT 和 OST；
- 2、POR, BOR 或者 WDT 溢出复位脉冲结束后，PWRT 开始计数；
- 3、PWRT 溢出后，OST 开始计数
- 4、OST 结束后，清复位锁存器，复位结束。

POR, BOR 复位延迟时间为 18/4.5/288/72ms; RSTB、WDT 溢出复位延迟时间为 640 μ s。

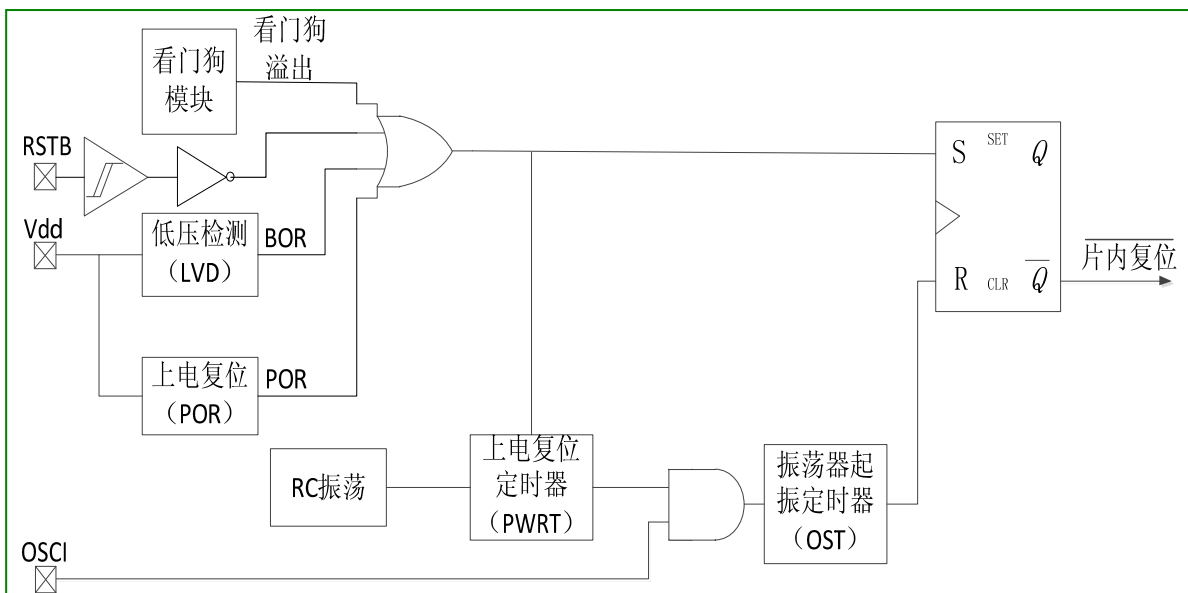


图 6.5 复位电路简图



表 6.2 寄存器复位状态

寄存器	地址	POR 或 BOR	RSTB 或 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
OPTION	N/A	-011 1111	-011 1111
IOSTBANK	04H	---- --0	---- --0
IOSTB	06H	1111 1111	1111 1111
INDF	00H	xxxx xxxx	uuuu uuuu
TMRO	01H	xxxx xxxx	uuuu uuuu
PCL	02H	1111 1111	1111 1111
STATUS	03H	0001 1xxx	000# #uuu
FSR	04H	11xx xxxx	11uu uuuu
PORTB	06H	xxxx xxxx	uuuu uuuu
PCON	08H	101- ----	101- ----
WUCON	09H	0000 0000	0000 0000
PCHBUF	0AH	---- --00	---- --00
PDCON	0BH	1111 1111	1111 1111
ODCON	0CH	0000 0000	0000 0000
PHCON	0DH	1111 1111	1111 1111
INTEN	0EH	0--- -000	0--- -000
INTFLAG	0FH	---- -000	---- -000
通用寄存器	10H~4FH	xxxx xxxx	uuuu uuuu
TC1CL	71H	0000 0000	0000 0000
TC1M	72H	0000 0000	0000 0000
TC1R	73H	0000 0000	0000 0000
TC1D0	74H	0000 0000	0000 0000
TC1D1	75H	0000 0000	0000 0000
TC1D2	76H	0000 0000	0000 0000
PWMCON	77H	0000 0000	0000 0000
PDCON1	78H	--11 1---	--11 1---

说明：u= 未改变；x= 未知；-= 未使用；#= 参考下表



表 6.3 复位或唤醒后 $\overline{\text{RST}}/\overline{\text{T0}}/\overline{\text{PD}}$ 状态

$\overline{\text{RST}}$	$\overline{\text{T0}}$	$\overline{\text{PD}}$	条件
0	1	1	上电复位 POR
0	1	1	欠压复位 BOR
0	u	u	正常工作情况下, RSTB 复位
0	1	0	睡眠期间, RSTB 复位
0	0	1	正常工作情况下, WDT 复位
0	0	0	睡眠期间, WDT 唤醒
1	1	0	睡眠期间, 引脚改变唤醒

说明: u = 未改变

表 6.4 影响 $\overline{\text{T0}}/\overline{\text{PD}}$ 的事件

事件	$\overline{\text{T0}}$	$\overline{\text{PD}}$
上电	1	1
WDT 溢出	0	u
执行 SLEEP 指令	1	0
执行 CLRWDT 指令	1	1

说明: u = 未改变



6.8 振荡配置

HS23P1800 仅提供内置 RC 模式：

使用 IRC 振荡模式为成本节省，在精度要求不高的场合也可应用，MCU 提供 4 种不同的 RC 振荡频率：8MHz，4MHz，1MHz 和 455KHz，通过 (RCM<1:0>)来选择。

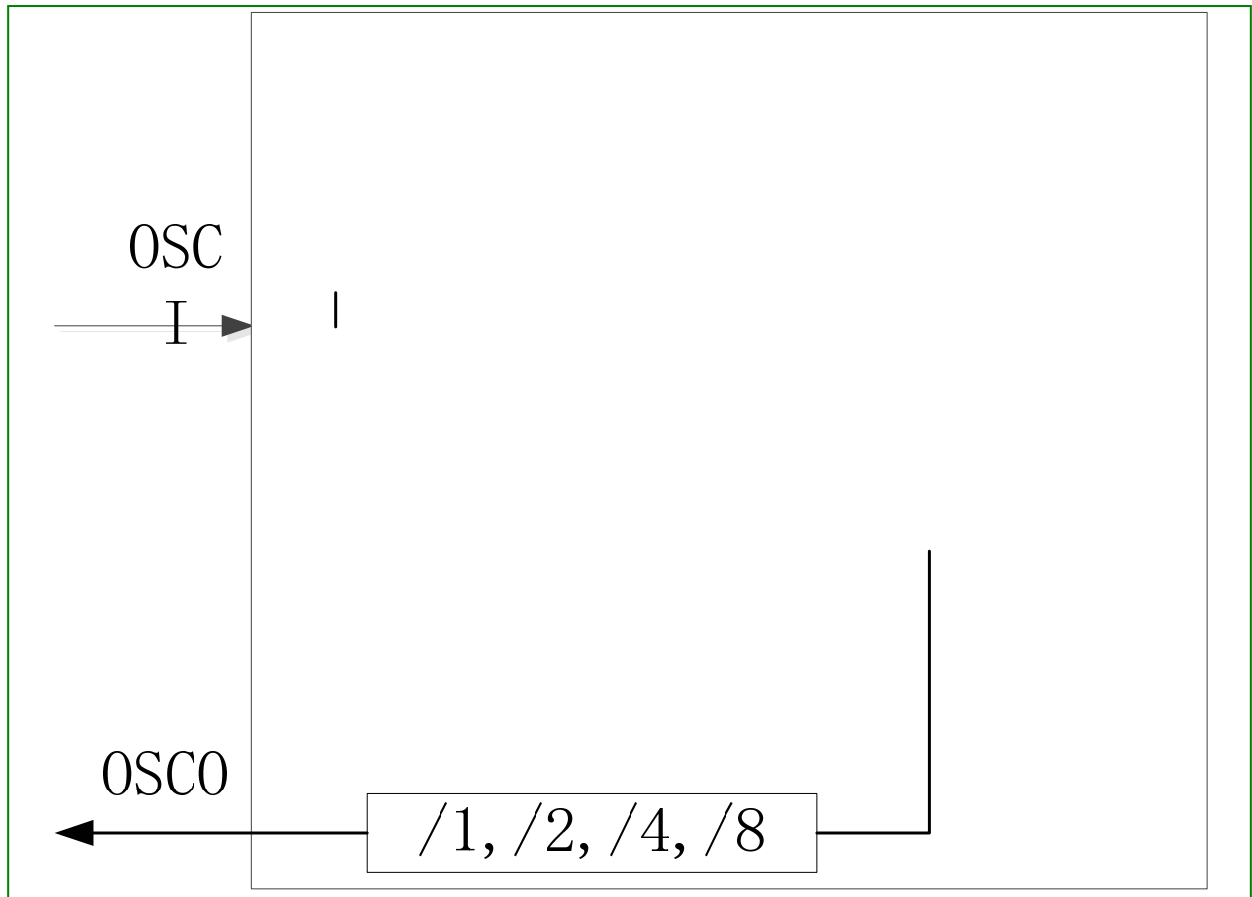


图 6.6： IRC 模式



6.9 CODE 操作寄存器

CONFIG0:

Config0<12>	PB3	0	as RESET pin	PB3 为 IO 时，则通过 ODEN 可以设为开漏输出
		1	as IO	
Config0<11>	OSCO	0	as IO	做 OSCO 时，输出内置 RC 的分频方波 Fcpu。
		1	as OSCO	
Config0<10:8>	PWRT<2:0>	PWRT<2:0>=000	WDT=18ms	PWRT=WDT
		PWRT<2:0>=001	WDT=4.5ms	
		PWRT<2:0>=010	WDT=288ms	
		PWRT<2:0>=011	WDT=72ms	
		PWRT=640us	PWRT<2:0>=100	WDT=18ms
			PWRT<2:0>=101	WDT=4.5ms
			PWRT<2:0>=110	WDT=288ms
			PWRT<2:0>=111	WDT=72ms
Config0<7:6>	FIRC<1:0>	FIRC<1:0>=00	4M	选择内置 RC 振荡频率
		FIRC<1:0>=01	8M	
		FIRC<1:0>=10	1M	
		FIRC<1:0>=11	455K	
Config0<5:3>	LVD<2:0>	LVD<2:0>=000	Disable (1.65v)	选择 LVD 检测电压
		LVD<2:0>=001	2v,sleep 控制	
		LVD<2:0>=010	2v	
		LVD<2:0>=011	3.6v	
		LVD<2:0>=100	1.8v	
		LVD<2:0>=101	2.2v	
		LVD<2:0>=110	2.4v	
		LVD<2:0>=111	2.6v	
Config0<2>	TC1INTE	0	TC1 无法中断	TC1 定时器中断使能，和 TC1IE 配合使用 (原来 HS5079 选择外置振荡即可)
		1	TC1 允许中断	
Config0<1:0>				



CONFIG1:

Config1<10:8>	Rotp<2:0>	Rotp<2:0>=000	全周期	选择 OTP 的读周期，可省电。 当主频小于 1M 时，可选择低功耗模式。
		Rotp<2:0>=100	半周期	
		Rotp<2:0>=110	1/4 周期	
		Rotp<2:0>=1x1	低功耗模式	
Config1<7>	PB3 输出	0	有	PB3 输出时只能开漏输出。即只能输出低电平。
		1	无	
Config1<6>	SMT	0	有	管脚是否是施密特输入
		1	无	
Config1<5>	PORT RD	0	From REGISTER	指端口为输出时，读 port 口，从那读入的
		1	From PINS	
Config1<4>	PMOD	0	不省电	只能主频小于 1MHz 使用，和读周期差不多，相当于 Rotp<2:0>=111。
		1	省电	
Config1<3:2>	Fsys	Fsys<1:0>=00	4 分频	系统分频
		Fsys<1:0>=01		
		Fsys<1:0>=10	2 分频	
		Fsys<1:0>=11	8 分频	
Config1<1>	security	0	disable	是否加密
		1	enable	
Config1<0>	WDT	0	disable	看门狗使能
		1	enable	



7. 电气特性

7.1 绝对最大额定值

电源电压: 0V~ 6.0V

输入电压: VSS-0.3V~ VDD+0.3V

存储温度: -45°C~150°C

工作温度: 0°C~70°C

7.2 操作条件

DC 供电电压: +2.3V~5.5V

7.3 直流特性

工作温度: 0°C~70°C(除非特殊说明 WDT 和 LVDT 禁止)

符号	描述	条件	最小	典型	最大	单位
F _{IRC}	IRC	IRC 模式, Vdd=5V	0.455		8	MHz
		IRC 模式, Vdd=3	0.455		8	
V _{IH}	输入高电压	I/O 端口, Vdd=5V	2.0			V
		RSTB, T0CKI 引脚, Vdd=5V	2.0			
		I/O 端口, Vdd=3V	1.5			
		RSTB, T0CKI 引脚, Vdd=3V	1.5			
V _{IL}	输入低电压	I/O 端口, Vdd=5V			1.0	V
		RSTB, T0CKI 引脚, Vdd=5V			1.0	
		I/O 端口, Vdd=3V			0.6	
		RSTB, T0CKI 引脚, Vdd=3V			0.6	
V _{OH}	输出高电压	Vdd=5V, I _{OH} =-5.4mA	3.6			V
V _{OL}	输出低电压	Vdd=5V, I _{OL} =8.7mA			0.6	V
I _{PH}	上拉电阻电流	管脚接地, Vdd=5V		-65		μA
I _{PD}	下拉电阻电流	管脚接 Vdd, Vdd=5V		45		μA
I _{WDT}	WDT 电流	Vdd=5V		9	12	μA
		Vdd=3V		2	4	
T _{WDT}	WDT 周期	Vdd=5V		16.2		ms
		Vdd=4V		17.9		
		Vdd=3V		20.4		
I _{LVDT}	LVDT 电流	Vdd=5V, LVDT=3.6V		30	40	μA
		Vdd=5V, LVDT=2V		23	30	
		Vdd=3V, LVDT=2V		6.8	8.0	



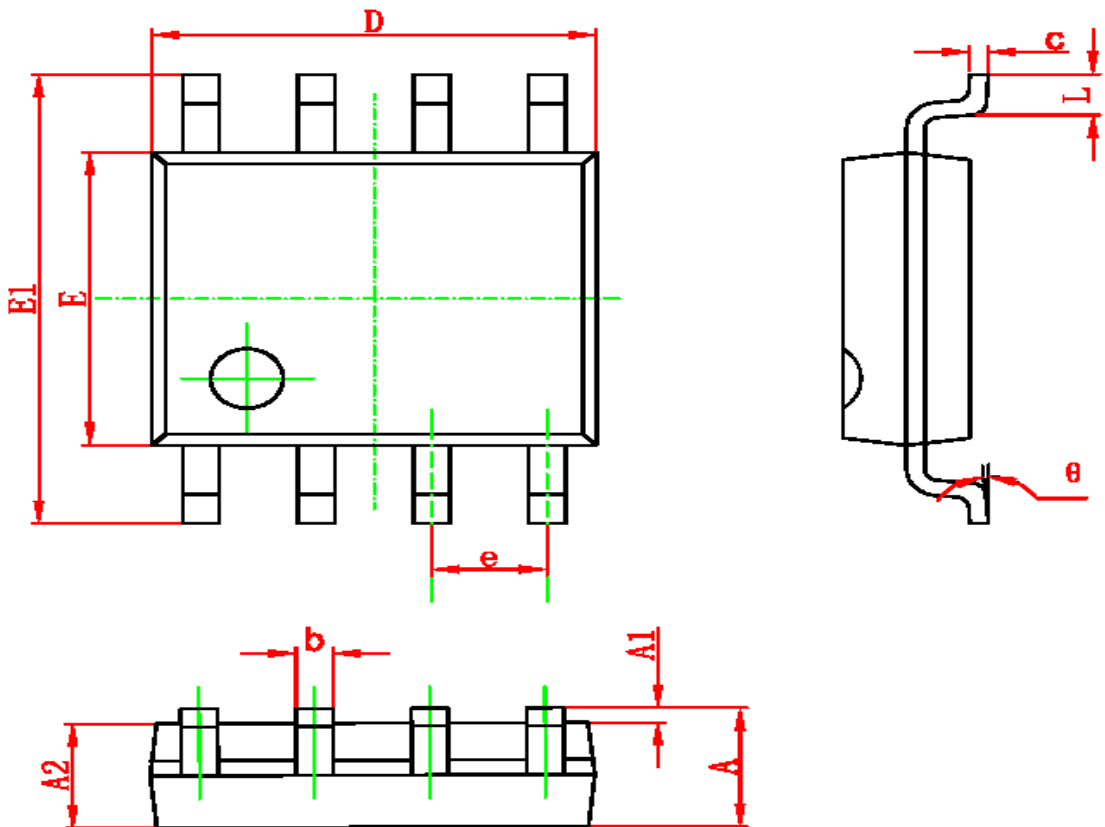
I _{SB}	睡眠模式电流	睡眠模式, V _{dd} =5V, WDT 使能	20	μA
		睡眠模式, V _{dd} =5V, WDT 禁止	3	
		睡眠模式, V _{dd} =3V, WDT 使能	2.5	
		睡眠模式, V _{dd} =3V, WDT 禁止	1.1	
I _{DD}	工作电流	IRC 模式, V _{dd} =5V, 4 个时钟指令		mA
		F=8M		
		F=4M		
		F=1M		
		F=455K		
I _{DD}	工作电流	IRC 模式, V _{dd} =3V, 4 个时钟指令		mA
		F=8M		
		F=4M		
		F=1M		
		F=455K		
I _{DD}	工作电流	IRC 模式, V _{dd} =5V, 2 个时钟指令		mA
		F=8M		
		F=4M		
		F=1M		
		F=455K		
I _{DD}	工作电流	IRC 模式, V _{dd} =3V, 2 个时钟指令		mA
		F=8M		
		F=4M		
		F=1M		
		F=455K		



8. 封装及尺寸

8.1 SOP8 封装及尺寸

8.1.1 SOP8 封装图



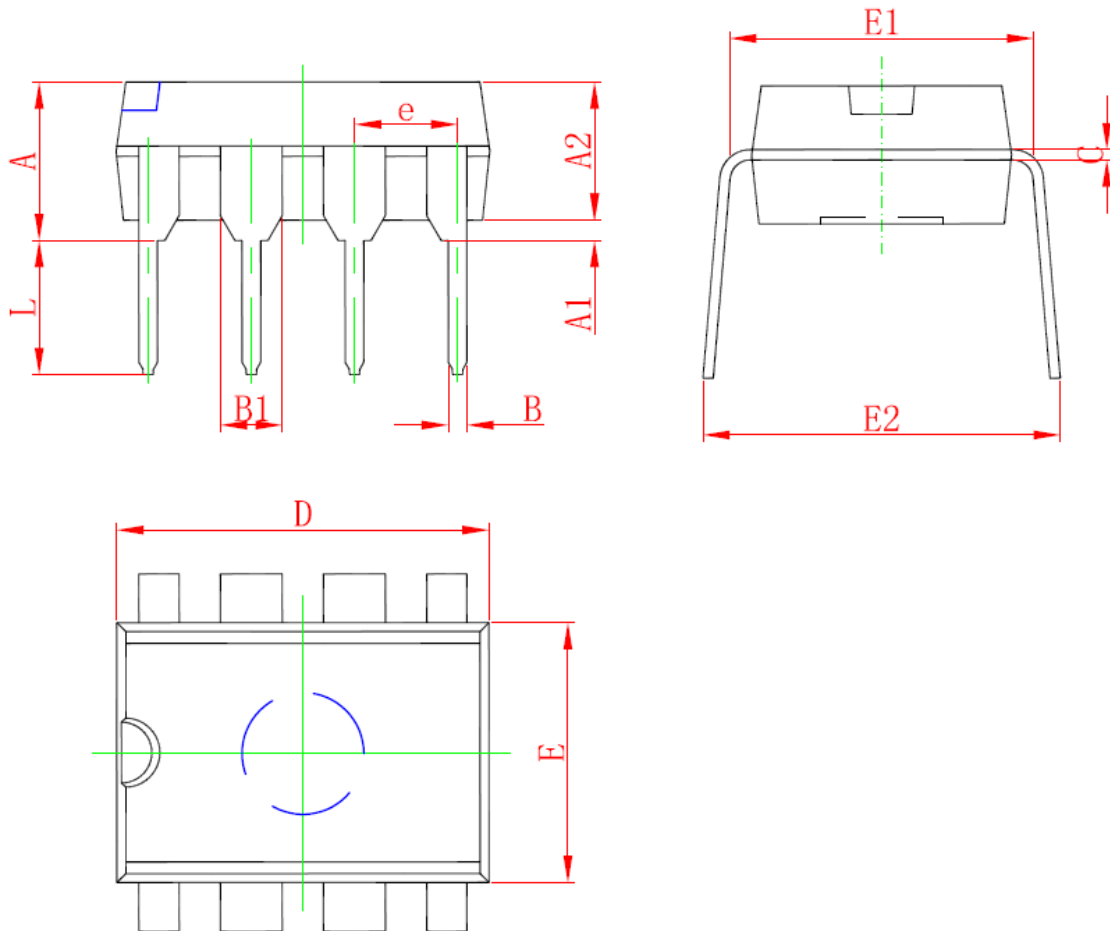
8.1.2 SOP8 封装尺寸

Sym bol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
C	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
E	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
H	0.250(TYP)		0.01(TYP)	



8.2 DIP8 封装图及尺寸

8.2.1 DIP8 封装图



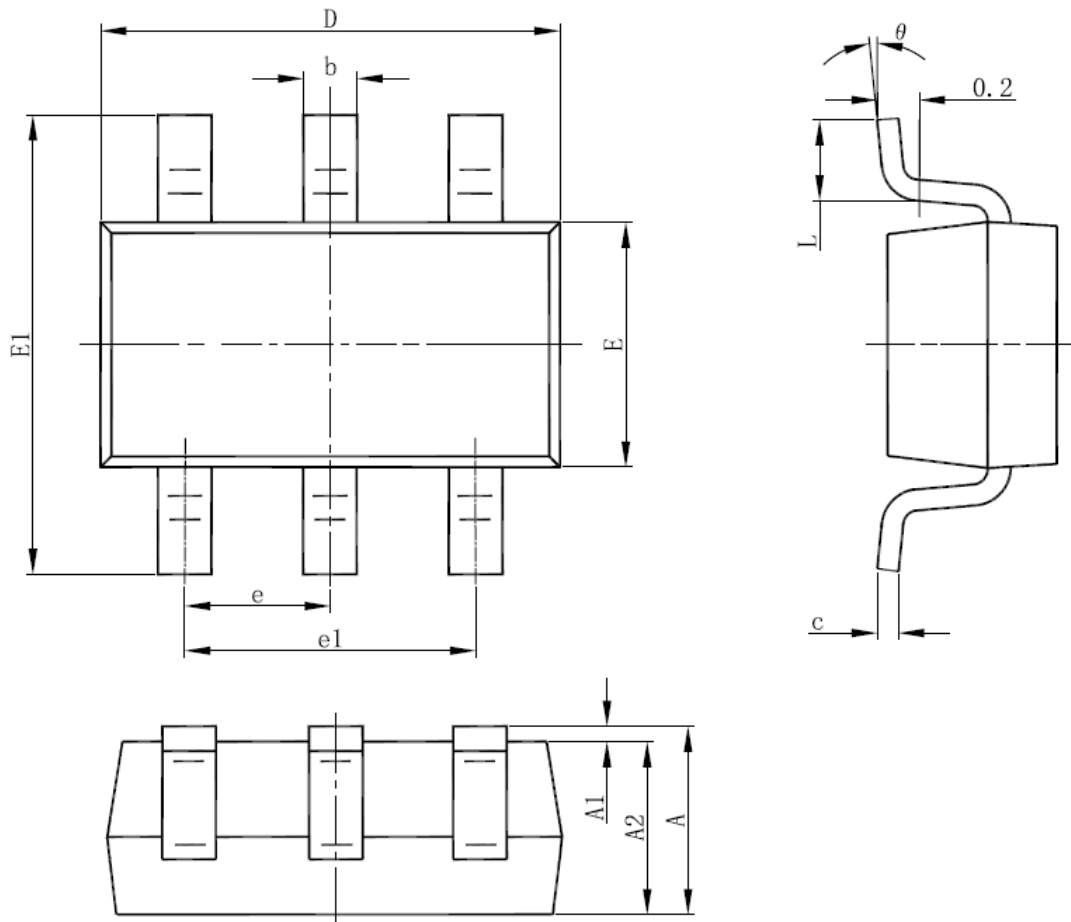
8.2.2 DIP8 封装尺寸

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524 (BSC)		0.060 (BSC)	
C	0.204	0.360	0.008	0.014
D	9.000	9.400	0.354	0.370
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540 (BSC)		0.100 (BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354



8.3 SOT-6 封装图及尺寸

8.3.1 SOT-6 封装图



8.3.2 SOT-6 封装尺寸

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°



9. 修正记录

版本	时间	内容	作者
V1.00A	2016.11.22	初版	Huaxin

Information furnished is believed to be accurate and reliable. However, HuaXin Micro-electronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. The actual part delivered may not completely agree with the description written here and it is user's responsibility to make wise judgment on the performance. HuaXin Micro-electronics assumes no responsibility for the mismatch occurred. No license is granted by implication or otherwise under any patent or patent rights of HuaXin Micro-electronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. HuaXin Micro-electronics products are not authorized for use as critical components in life support devices or systems without express written approval of HuaXin Micro-electronics.